

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-085108

(43)Date of publication of application : 25.03.1994

---

(51)Int.Cl. H01L 23/15  
H01L 23/12  
H05K 3/46

---

(21)Application number : 04-230994 (71)Applicant : KYOCERA CORP

(22)Date of filing : 31.08.1992 (72)Inventor : YOMO KUNIHIDE  
KUBOTA TAKESHI  
FURUSAWA AKIRA

---

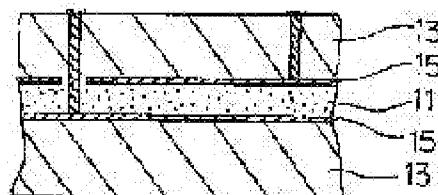
## (54) SEMICONDUCTOR DEVICE

### (57)Abstract:

PURPOSE: To block a decrease in insulation resistance of a high dielectric layer between electrode layers and to enable leakage current from leaking out between electrode layers by making an electrode layer consist mainly of the same material as that of a high permittivity dative agent.

CONSTITUTION: An alumina powder 82wt.%, a sinter assistant of total 8wt.% SiO<sub>2</sub>, CaO, MgO, and a high permittivity dative agent 10wt.% made of W, MO are mixed and added with binder and toluene to form into a sheet, so that a high dielectric layer 11 molding.

Throughholes are formed in an insulation layer 13 formed by adding an alumina powder 92wt.%, a sinter assistant of total 8wt% SiO<sub>2</sub>, CaO, MgO, binder, and toluene to form into a sheet and in the high dielectric layer 11 molding; these are filled with a high melting point metal paste. Therefore, the top and bottom faces of the high dielectric layer 11 molding are coated with an electrode layer 15 paste containing 98wt.% of the same material as that of its high permittivity dative agent and 2wt.% of an additive, so that this paste can maintain a high permittivity by intervening between the insulation layers 13 moldings.



---

**LEGAL STATUS**

[Date of request for examination] 25.03.1996

[Date of sending the examiner's decision of rejection] 09.06.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

**JPO and NCIPPI are not responsible for any  
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] The nature wiring substrate of a multilayer alumina with which said electrode layer is characterized by using the same ingredient as said high dielectric constant grant agent as a principal component in the nature wiring substrate of a multilayer alumina which comes to infix the high dielectric layer which made the high dielectric constant grant agent which the electrode layer of a pair which becomes both sides from W or Mo is formed between the insulating layers which use an alumina as a principal component, and consists of W or Mo into an alumina contain.

[Claim 2] Between the insulating layers which use an alumina as a principal component, the electrode layer of a pair which becomes both sides from W or Mo is formed. And it sets to the nature wiring substrate of a multilayer alumina which comes to infix into an alumina the high dielectric layer which made the high dielectric constant grant agent which consists of W or Mo contain. The nature wiring substrate of a multilayer alumina characterized by for said electrode layer having used Mo as the principal component when said high dielectric constant grant agent was W, or for said electrode layer using W as a principal component when said high dielectric constant grant agent is Mo, and setting said thickness of a high dielectric layer to 30 micrometers or more.

[Claim 3] The package for semiconductor device receipt said whose electrode layer is characterized by using the same ingredient as said high dielectric constant grant agent as a principal component in the package for semiconductor device receipt which comes to infix the high dielectric layer which made the high dielectric constant grant agent which the electrode layer of a pair which becomes both sides from W or Mo is formed between the insulating layers which use an alumina as a principal component, and consists of W or Mo into an alumina contain.

[Claim 4] Between the insulating layers which use an alumina as a principal component, the electrode layer of a pair which becomes both sides from W or Mo is formed. And it sets in the package for semiconductor device receipt which comes to infix into an alumina the high dielectric layer which made the high dielectric constant grant agent which consists of W or Mo contain. The package for semiconductor device receipt characterized by for said electrode layer having used Mo as the principal component when said high dielectric constant grant agent was W, or for said electrode layer using W as a principal component when said high dielectric constant grant agent is Mo, and setting said thickness of a high dielectric layer to 30 micrometers or more.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]****[0001]**

**[Industrial Application]** This invention relates to the nature wiring substrate of a multilayer alumina and the package for semiconductor device receipt which have a high dielectric constant layer inside.

**[0002]**

**[Description of the Prior Art]** With the package for the conventional, for example, semiconductor device, receipt, since a semiconductor IC (integrated circuit) tends to have produced malfunction by the outpatient department noise or spurious radiation, by inserting a ceramic condenser with the capacity of about 30-100 micro F between the earth side a power-source side, it absorbed the noise and had prevented malfunction. Since this capacitor was conventionally connected by external [ different from a package ], improvement in packaging density was not able to be aimed at.

**[0003]** As what solved such a fault, the package for semiconductor device receipt which infixed the high dielectric layer which the high dielectric constant grant agent which the electrode layer of a pair which becomes both sides from W or Mo is formed between the insulating layers which use an alumina as a principal component, and consists of W or Mo into an alumina contained is known conventionally (refer to JP,62-169461,A). With such a package for semiconductor device receipt, the dielectric constant of a high dielectric constant layer can be improved by adding W or Mo in an alumina.

**[0004]** Moreover, the nature wiring substrate of a multilayer alumina which infixed the high dielectric layer which the high dielectric constant grant agent which the electrode layer of a pair which applies or prints and becomes both sides about the paste which uses refractory metals, such as W or Mo, as a principal component so that it may be indicated by JP,3-87091,A is formed, and consists of W or Mo into an alumina contained as a nature wiring substrate of a multilayer alumina between the insulating layers which use an alumina as a principal component, for example is known.

**[0005]**

**[Problem(s) to be Solved by the Invention]** however, with such a nature wiring substrate of a multilayer alumina and a package for semiconductor device receipt When W and a high dielectric constant grant agent are Mo, the case where an electrode stratification ingredient is [ Mo and a high dielectric constant grant agent ] W when an electrode stratification ingredient differs from a high dielectric constant grant agent, and an electrode stratification ingredient The electrode stratification ingredient in an electrode layer was spread in the high dielectric layer, inter-electrode insulation resistance fell, and when remarkable, there was a possibility that inter-electrode might result short.

**[0006]** It is thought that it is because W and Mo carry out all rate dissolution when, as for this, a high dielectric constant grant agent differs from an electrode stratification ingredient, and the solid solution is easily formed when it contacts. Moreover, when a high dielectric constant grant agent differs from an electrode stratification ingredient, it is thought that it is because an electrode stratification ingredient carries out dissolution diffusion and forms the solid solution in the grain boundary phase of a high dielectric layer also by non-contact especially.

**[0007]**

[Means for Solving the Problem] As a result of fully inquiring to such a trouble, by constituting the electrode stratification ingredient which forms an electrode layer, and the high dielectric constant grant agent in a high dielectric layer with the same ingredient, this invention person etc. could prevent W from an electrode layer to the inside of a high dielectric layer, and diffusion of Mo, and resulted that the insulation of a high dielectric layer could be held in a header and this invention.

[0008] Moreover, even when the electrode stratification ingredients W and Mo which form an electrode layer, and an ingredient which is different in the high dielectric constant grant agents W and Mo constituted, this invention person etc. could prevent W from an electrode layer to beyond a predetermined value, then the whole high dielectric layer, and diffusion of Mo for the thickness of a high dielectric layer, and resulted that the insulation of a high dielectric constant layer could be held in a header and this invention.

[0009] That is, in the nature wiring substrate of a multilayer alumina with which the nature wiring substrate of a multilayer alumina of this invention comes to infix the high dielectric layer which made the high dielectric constant grant agent which the electrode layer of a pair which becomes both sides from W or Mo is formed between the insulating layers which use an alumina as a principal component, and consists of W or Mo into an alumina contain, said electrode layer is using the same ingredient as said high dielectric constant grant agent as the principal component. Moreover, when said electrode layer uses Mo as a principal component when an electrode layer uses a different ingredient from a high dielectric constant grant agent as a principal component (i.e., when said high dielectric constant grant agent is W), or said high dielectric constant grant agent is Mo and said electrode layer uses W as a principal component, it becomes considering said thickness of a high dielectric layer as 30 micrometers or more.

[0010] Furthermore, with the package for semiconductor device receipt of this invention, said electrode layer is using the same ingredient as said high dielectric constant grant agent as the principal component in the package for semiconductor device receipt which comes to infix the high dielectric layer which made the high dielectric constant grant agent which the electrode layer of a pair which becomes both sides from W or Mo is formed between the insulating layers which use an alumina as a principal component, and consists of W or Mo into an alumina contain. Moreover, when said electrode layer uses Mo as a principal component when an electrode layer uses a different ingredient from a high dielectric constant grant agent as a principal component (i.e., when said high dielectric constant grant agent is W), or said high dielectric constant grant agent is Mo and said electrode layer uses W as a principal component, it becomes considering said thickness of a high dielectric layer as 30 micrometers or more.

[0011] Although there are W and Mo and there are W and Mo as a high dielectric constant grant agent as an ingredient which forms an electrode layer with the nature wiring substrate of a multilayer alumina of this invention, and the package for semiconductor device receipt According to this invention, importantly [ constituting an electrode stratification ingredient and a high dielectric constant grant agent with the same ingredient ], when the high dielectric constant grant agent of a high dielectric layer is W, an electrode layer consists of W, and when the high dielectric constant grant agent of a high dielectric layer is Mo, an electrode layer consists of Mo.

[0012] Moreover, when said electrode layer uses Mo as a principal component when an electrode stratification ingredient and an ingredient which is different in a high dielectric constant grant agent constitute according to this invention (i.e., when said high dielectric constant grant agent is W), or said high dielectric constant grant agent is Mo and said electrode layer uses W as a principal component, it is important to set thickness of a high dielectric layer to 30 micrometers or more.

[0013] Between the insulating layers which use an alumina as a principal component, such a nature wiring substrate of a multilayer alumina and a package for semiconductor device receipt infix a high dielectric layer, are constituted, are the following, and are made and formed.

[0014] namely, alumina powder with a particle size of 5 micrometers or less -- 88 - 96 % of the weight, SiO<sub>2</sub> and MgO, and Y<sub>2</sub>O<sub>3</sub> etc. -- sintering acid, such as a rare-earth-elements oxide and alkaline earth metal, with 4 - 12 % of the weight Addition mixing of the coloring matters, such as Fe<sub>2</sub>O<sub>3</sub>, Cr<sub>2</sub>O<sub>3</sub>, MnO, TiO<sub>2</sub>, Mo, or W, is carried out 0.5 to 5% of the weight if needed. To this for example After

adding binders, such as butyral and an acrylic, and carrying out addition mixing of the solvents, such as toluene, further, it sheet-izes in thickness of 0.2-1mm by well-known approaches, such as a doctor blade method.

[0015] Two or more laminatings of such a green sheet are carried out, and an insulating-layer Plastic solid is created.

[0016] The high dielectric constant grant agent which becomes 67 - 87 % of the weight from W and Mo about alumina powder with a particle size of 5 micrometers or less Moreover, 10 - 30 % of the weight, SiO<sub>2</sub>, MgO, and Y<sub>2</sub>O<sub>3</sub> etc. -- sintering acid, such as a rare-earth-elements oxide and alkaline earth metal, with 3 - 11 % of the weight Addition mixing of the coloring matters, such as Fe<sub>2</sub>O<sub>3</sub>, Cr<sub>2</sub>O<sub>3</sub>, MnO, TiO<sub>2</sub>, Mo, or W, is carried out 0.4 to 4.5% of the weight if needed. To this for example After adding binders, such as butyral and an acrylic, and carrying out addition mixing of the solvents, such as toluene, further, by well-known approaches, such as a doctor blade method, it sheet-izes in thickness of 20-60 micrometers, and a high dielectric layer Plastic solid is created.

[0017] It is because it is in the inclination for the insulation resistance between electrode layers to become large when [ than 30 % of the weight ] more [ the effectiveness of the improvement in a dielectric constant is small when there is having added / less / the high dielectric constant grant agent ten to 30% of the weight than 10 % of the weight, and ].

[0018] And a through hole is formed in this high dielectric layer Plastic solid and an insulating-layer Plastic solid, and it is filled up with refractory metal pastes, such as W and Mo. Then, the electrode layer paste which comes to carry out aluminum 2O<sub>3</sub>, SiO<sub>2</sub>, alkaline earth metal, a rare earth metal, its compound, etc. addition content of the same ingredient as the high dielectric constant grant agent of a high dielectric layer Plastic solid zero to 10% of the weight 90 to 100% of the weight if needed is applied to the vertical side of a high dielectric layer Plastic solid.

[0019] In addition, in the above-mentioned means, when an electrode stratification ingredient and an ingredient which is different in a high dielectric constant grant agent constitute, the thickness of a high dielectric layer Plastic solid is set up so that the thickness of a high dielectric layer may be set to 30 micrometers or more.

[0020] And the high dielectric layer Plastic solid with which the electrode layer paste was applied is infix between insulating-layer Plastic solids, and is pressurized and stuck by pressure by the predetermined pressure. Then, the nature wiring substrate of a multilayer alumina and the package for semiconductor device receipt with which the dielectric layer and the electrode layer were infix between insulating layers are obtained by usually calcinating in 1400-1700 degrees C in the humidified nitrogen and hydrogen mixed gas (reducing atmosphere) for 1 to 2 hours.

[0021] In addition, a high dielectric layer Plastic solid creates two or more above sheets, may carry out the laminating of the electrode layer which consists of these sheets and refractory metals, such as W and Mo, by turns, and may constitute it. In such a case, improvement in electrostatic capacity can be aimed at.

[0022]

[Function] With the nature wiring substrate of a multilayer alumina of this invention, and the package for semiconductor device receipt, while all rate dissolution of W and Mo cannot be found and the refractory metals W and Mo in an electrode layer do not diffuse it in a high dielectric layer, since the same ingredient as a high dielectric constant grant agent constituted the electrode layer, and preventing the fall of the inter-electrode insulation resistance of a high dielectric layer, it becomes possible to prevent the leakage current between electrode layers.

[0023] Moreover, while the electrode stratification ingredients W and Mo are not spread in the whole high dielectric layer and preventing the fall of inter-electrode insulation resistance since thickness of a high dielectric layer was set to 30 micrometers or more although the electrode stratification ingredients W and Mo in an electrode layer are diffused in a high dielectric layer when a different ingredient from a high dielectric constant grant agent constitutes an electrode layer from this invention, it becomes possible to prevent inter-electrode leakage current.

[0024] Hereafter, the following example explains this invention.

[0025]

[Example] The nature wiring substrate of a multilayer alumina of this invention is explained to a detail using a drawing.

[0026] Drawing 1 shows drawing of longitudinal section of the nature wiring substrate of a multilayer alumina of this invention. In drawing, the nature wiring substrate of a multilayer alumina consists of a high dielectric layer 11 and an insulator layer 13 by which the laminating was carried out so that this high dielectric layer 11 might be pinched. The electrode layer 15 is formed in the upper and lower sides of the high dielectric layer 11.

[0027] The high dielectric layer 11 is first obtained by creating a high dielectric layer Plastic solid.

[0028] After adding the high dielectric constant grant agent which becomes a total of 8 % of the weight from W and Mo about SiO<sub>2</sub>, CaO, and MgO considering alumina powder with a particle size of 3 micrometers as 82 % of the weight and sintering acid 10% of the weight as raw material powder, mixing, adding the binder which becomes this from butyral and carrying out addition mixing of the toluene further, it sheet-izes with a doctor blade method, and a high dielectric layer Plastic solid is acquired.

[0029] After, adding the binder which becomes a total of 8 % of the weight from butyral about SiO<sub>2</sub>, CaO, and MgO in an insulating-layer Plastic solid considering alumina powder with a particle size of 3 micrometers as 92 % of the weight and sintering acid on the other hand and carrying out addition mixing of the toluene further, it sheet-izes with a doctor blade method, and an insulating-layer Plastic solid is created. And a through hole is formed in a high dielectric layer Plastic solid and an insulating-layer Plastic solid, and it is filled up with refractory metal pastes, such as W and Mo.

[0030] Then, the electrode layer paste which comes to contain the additive which uses 98 % of the weight and an alumina as a principal component for the same ingredients W and Mo as the high dielectric constant grant agent of a high dielectric layer Plastic solid 2% of the weight is screen-stenciled to the vertical side of a high dielectric layer Plastic solid, and an electrode layer is formed in it.

[0031] And the high dielectric layer Plastic solid with which the electrode layer paste was applied is infix between insulating-layer Plastic solids. Then, in the humidified nitrogen and hydrogen mixed gas (reducing atmosphere), in 1400 degrees C, it usually calcinates for 2 hours, and the nature wiring substrate of a multilayer alumina of this invention is obtained.

[0032] By the way, that the effectiveness of this invention should be checked, this invention person etc. changed the class of high dielectric constant grant agent of a high dielectric layer Plastic solid, and the ingredient of an amount and an electrode layer, and measured the leakage current between electrode layers, and electrostatic capacity. This experimental result is shown in Table 1.

[0033]

[Table 1]

試料 No.	電極層	高誘電体層中の高 誘電率付与剤(wt%)	リーク電流 (A)	静電容量 (nF)
* 1	W	Mo 10	$>5 \times 10^{-6}$	測定不能
* 2	W	Mo 20	$>5 \times 10^{-6}$	測定不能
* 3	Mo	W 10	$>5 \times 10^{-6}$	測定不能
* 4	Mo	W 20	$>5 \times 10^{-6}$	測定不能
5	W	W 10	$2.3 \times 10^{-9}$	3.1
6	W	W 20	$2.7 \times 10^{-9}$	3.6
7	W	W 30	$3.3 \times 10^{-9}$	4.2
8	Mo	Mo 10	$2.8 \times 10^{-9}$	3.4
9	Mo	Mo 15	$3.4 \times 10^{-9}$	4.1
10	Mo	Mo 20	$5.9 \times 10^{-9}$	5.6

\*印は本発明の範囲外の試料を示す。  
尚、電極層は主成分のみを示している。

[0034] In addition, in the above-mentioned example, the electrode configuration was set to 25mmx25mmx6micrometer, and it considered as the thickness of 25 micrometers of a high dielectric layer. Moreover, electrostatic capacity was performed using the Q meter (Y. H.P4342A), and was measured in 25 degrees C on condition that 1MHz and 1.0Vrm.

[0035] When an electrode layer was formed with the same ingredient as the high dielectric constant grant agent of a high dielectric layer as a result of this table 1, electrostatic capacity was also high, leakage current was small, but when an electrode layer was formed with a different ingredient, leakage current became more than  $5 \times 10^{-6}$ A, and electrostatic capacity became measurement impossible. In addition, when the thickness of a high dielectric layer of the sample which constituted the electrode layer from a different ingredient from a high dielectric constant grant agent was measured, all were 10-20 micrometers.

[0036] Moreover, although there are some which set the high dielectric layer to 30 micrometers or more while constituting an electrode layer from a different ingredient from the high dielectric constant grant agent of a high dielectric layer Plastic solid as this invention As this example, a different ingredient from the high dielectric constant grant agent of a high dielectric layer Plastic solid 98 % of the weight, It is the same as that of the above-mentioned example except the point which uses the electrode layer paste which comes to contain the additive which uses an alumina as a principal component 2% of the weight, and the point which creates a high dielectric layer Plastic solid so that a high dielectric layer may be set to 30 micrometers or more.

[0037] And that this effect of the invention should be checked, this invention person etc. changed the class of high dielectric constant grant agent of a high dielectric layer Plastic solid, the ingredient of an amount and an electrode layer, and the thickness of a high dielectric layer, and measured the leakage current between electrode layers, and electrostatic capacity. This experimental result is shown in Table 2.

[0038]

[Table 2]

試料No.	電極層	高誘電体層中の高誘電率付与剤(wt%)	誘電体厚み(μm)	リーク電流(A)	静電容量(nF)
* 1	W	Mo 15	20	$>5 \times 10^{-6}$	測定不能
2	W	Mo 15	30	$5 \times 10^{-9}$	5.2
3	W	Mo 15	40	$3.3 \times 10^{-9}$	3.9
4	W	Mo 15	50	$2.1 \times 10^{-9}$	3.1
* 5	Mo	W 20	20	$>5 \times 10^{-6}$	測定不能
6	Mo	W 20	30	$4.0 \times 10^{-9}$	3.1
7	Mo	W 20	40	$2.4 \times 10^{-9}$	2.5
8	Mo	W 20	50	$1.7 \times 10^{-9}$	2.0

\*印は本発明の範囲外の試料を示す。  
尚、電極層は主成分のみを示している。

[0039] In addition, in the above-mentioned example, the electrode configuration was set to 25mmx25mmx6micrometer, and it considered as the thickness of 25 micrometers of a high dielectric layer. Moreover, each sample only changes Ingredients W and Mo and the thickness of a high dielectric layer, and other conditions are the same.

[0040] When an electrode layer was formed with a different ingredient from the high dielectric constant grant agent of a high dielectric layer as a result of this table 2 and thickness of a high dielectric layer was set to 30 micrometers or more, electrostatic capacity was also large and leakage current was small. On the other hand, when the thickness of a high dielectric layer was thinner than 30 micrometers, leakage current became more than  $5 \times 10^{-6}$ A, and electrostatic capacity became measurement impossible.

[0041] Moreover, in the above-mentioned example, although the nature wiring substrate of a multilayer alumina was explained, the package for semiconductor device receipt can also be formed by the almost same approach.

[0042] In addition, as a package for semiconductor device receipt, there is a configuration as shown in drawing 2 - drawing 7 . Drawing 2 - drawing 6 are pin grid array (PGA) type packages, and drawing 7 is a flat package.

[0043] As for the package of drawing 2 , the inferior surface of tongue and the top electrode layer 23 of a semiconductor device 21 are connected with conductor material, and the bottom electrode layer 25 is connected with the semiconductor device 21 by the through hole.

[0044] Under the semiconductor device 21, as for the package of drawing 3 , the laminating of the high dielectric layer 27 and the electrode layer 29 is carried out by turns, and these electrode layers 29 are connected with the semiconductor device 21 by the through hole.

[0045] Under the semiconductor device 21, as for the package of drawing 4 , the electrode layer 29 is formed at the upper and lower sides of the high dielectric layer 27, and these electrode layers 29 are connected with the semiconductor device 21 by the through hole.

[0046] The through hole which these electrode layers 29 were connected with the semiconductor device 21 by the through hole by forming the electrode layer 29 up and down, and the pin 31 was further fixed to the inferior surface of tongue, and passed the package of drawing 5 in the condition of the high dielectric layer 27 of not contacting the electrode layer 29, at these pins 31 under the semiconductor device 21 is connected.

[0047] As for the package of drawing 6 , the laminating of the high dielectric layer 27 and the electrode layer 29 is carried out by turns, these electrode layers 29 are connected with a semiconductor device 21

by the through hole, and the semiconductor device 21 is being further fixed to the heat sink 33.

[0048] The package of drawing 7 is a flat package, the laminating of the high dielectric layer 27 and the electrode layer 29 is carried out by turns, and these electrode layers 29 are connected with the semiconductor device 21 by the through hole.

[0049]

[Effect of the Invention] With the nature wiring substrate of a multilayer alumina of this invention, and the package for semiconductor device receipt, since the electrode layer was formed with the same ingredient as a high dielectric constant grant agent, the refractory metals W and Mo in an electrode layer cannot be spread in a high dielectric constant layer, the fall of inter-electrode insulation resistance can be prevented, and a high dielectric constant can be held, as explained in full detail above.

[0050] Moreover, although the electrode stratification ingredients W and Mo in an electrode layer will be diffused in a high dielectric layer with the nature wiring substrate of a multilayer alumina of this invention, and the package for semiconductor device receipt if an electrode layer is formed with a different ingredient from a high dielectric constant grant agent Since thickness of a high dielectric layer was set to 30 micrometers or more, the electrode stratification ingredients W and Mo cannot be spread in the whole high dielectric constant layer, the fall of inter-electrode insulation resistance can be prevented, and a high dielectric constant can be held.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP are not responsible for any  
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

**[Drawing 1]** It is drawing of longitudinal section showing the nature wiring substrate of a multilayer alumina of this invention.

**[Drawing 2]** It is drawing of longitudinal section showing the example of the package for semiconductor device receipt of this invention.

**[Drawing 3]** It is drawing of longitudinal section showing other examples of the package for semiconductor device receipt of this invention.

**[Drawing 4]** It is drawing of longitudinal section showing the example of further others of the package for semiconductor device receipt of this invention.

**[Drawing 5]** It is drawing of longitudinal section showing the example of further others of the package for semiconductor device receipt of this invention.

**[Drawing 6]** It is drawing of longitudinal section showing the example of further others of the package for semiconductor device receipt of this invention.

**[Drawing 7]** It is drawing of longitudinal section showing the example of the package for semiconductor device receipt of the flat mold of this invention.

**[Description of Notations]**

11 27 Quantity dielectric layer

13 Insulator Layer

15, 23, 25, 29 Electrode layer

---

**[Translation done.]**

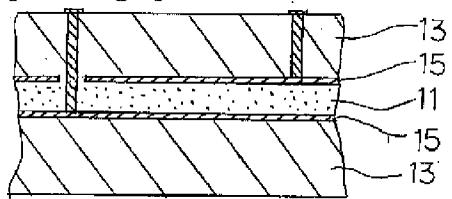
## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

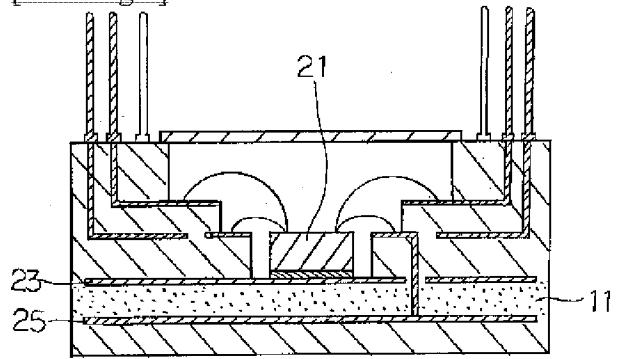
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

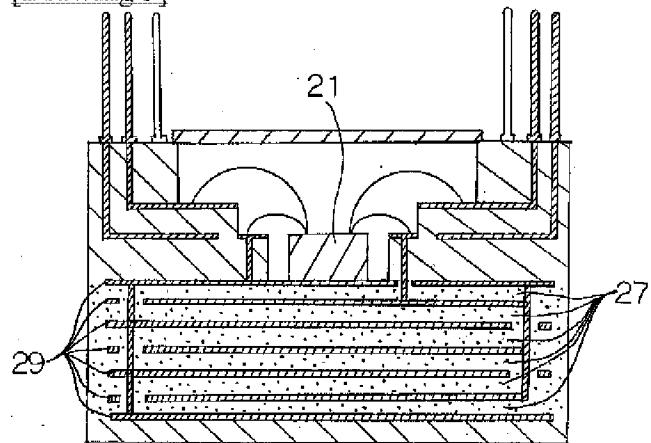
[Drawing 1]



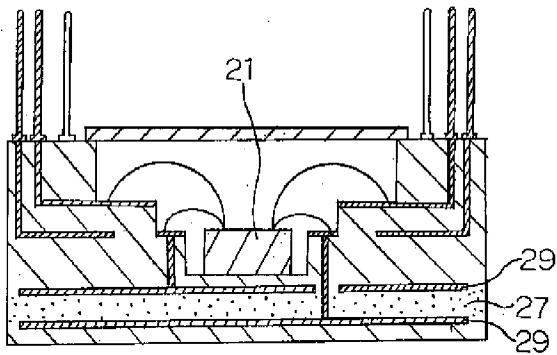
[Drawing 2]



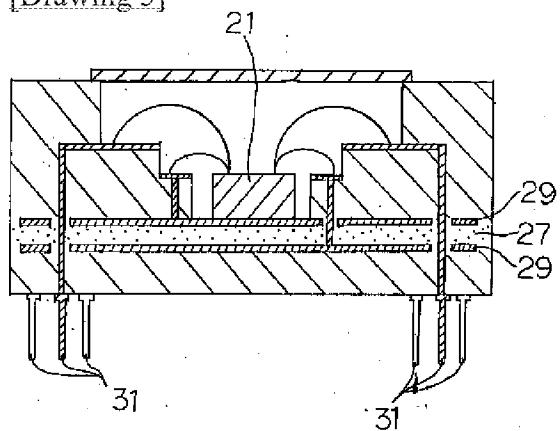
[Drawing 3]



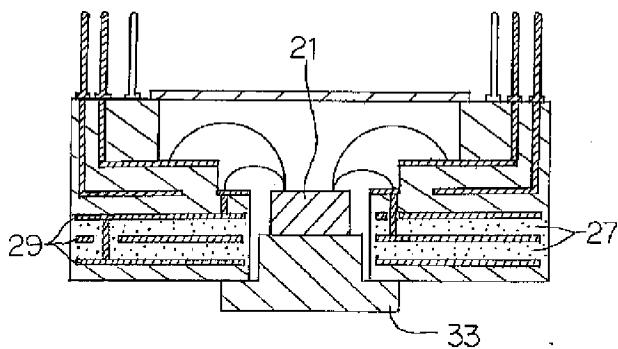
[Drawing 4]



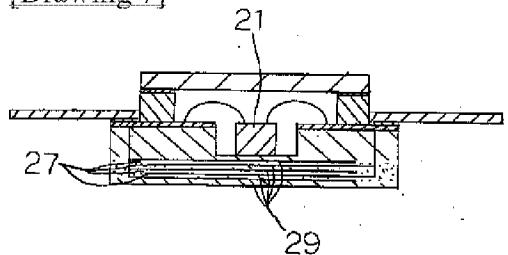
[Drawing 5]



[Drawing 6]



[Drawing 7]



---

[Translation done.]

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-85108

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 23/15				
		23/12		
H 05 K 3/46	H 6921-4E			
	9355-4M	H 01 L 23/14	C	
	9355-4M	23/12	N	
審査請求 未請求 請求項の数 4(全 7 頁) 最終頁に続く				

(21)出願番号 特願平4-230994

(22)出願日 平成4年(1992)8月31日

(71)出願人 000006633

京セラ株式会社

京都府京都市山科区東野北井ノ上町5番地  
の22

(72)発明者 四方 邦英

鹿児島県国分市山下町1番4号 京セラ株  
式会社総合研究所内

(72)発明者 落田 武志

鹿児島県国分市山下町1番1号 京セラ株  
式会社鹿児島国分工場内

(72)発明者 吉澤 明

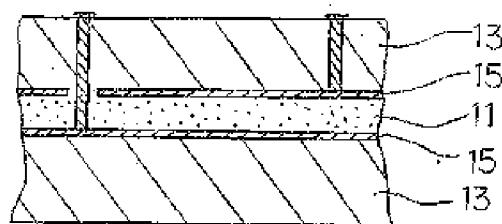
鹿児島県国分市山下町1番4号 京セラ株  
式会社総合研究所内

(54)【発明の名称】 多層アルミナ質配線基板及び半導体素子吸納用パッケージ

## (57)【要約】

【構成】アルミナを主成分とする絶縁層13間に、両側に一对の電極層15, 23, 25, 29が形成され、かつ、アルミナ中に高誘電率付与剤を含有する高誘電体層11, 27を介在してなり。電極層15, 23, 25, 29が、高誘電率付与剤と同一材料を主成分とするものである。また、電極層15, 23, 25, 29が、高誘電率付与剤と異なる材料を主成分とする場合には、高誘電体層11, 27の厚みを30  $\mu$ m以上とする。

【効果】各電極間の絶縁抵抗の低下を阻止することができ、高誘電率を保持することができる。



(2)

特開平6-85108

1

## 【特許請求の範囲】

【請求項1】アルミナを主成分とする絶縁層間に、両側にW或いはMoからなる一对の電極層が形成され、かつ、アルミナ中にW或いはMoからなる高誘電率付与剤を含有させた高誘電体層を介接してなる多層アルミナ質配線基板において、前記電極層が、前記高誘電率付与剤と同一材料を主成分とすることを特徴とする多層アルミナ質配線基板。

【請求項2】アルミナを主成分とする絶縁層間に、両側にW或いはMoからなる一对の電極層が形成され、かつ、アルミナ中にW或いはMoからなる高誘電率付与剤を含有させた高誘電体層を介接してなる多層アルミナ質配線基板において、前記高誘電率付与剤がWの場合前記電極層がMoを主成分とし、或いは前記高誘電率付与剤がMoの場合前記電極層がWを主成分とするものであって、前記高誘電体層の厚みを30μm以上としたことを特徴とする多層アルミナ質配線基板。

【請求項3】アルミナを主成分とする絶縁層間に、両側にW或いはMoからなる一对の電極層が形成され、かつ、アルミナ中にW或いはMoからなる高誘電率付与剤を含有させた高誘電体層を介接してなる半導体素子収納用パッケージにおいて、前記電極層が、前記高誘電率付与剤と同一材料を主成分とすることを特徴とする半導体素子収納用パッケージ。

【請求項4】アルミナを主成分とする絶縁層間に、両側にW或いはMoからなる一对の電極層が形成され、かつ、アルミナ中にW或いはMoからなる高誘電率付与剤を含有させた高誘電体層を介接してなる半導体素子収納用パッケージにおいて、前記高誘電率付与剤がWの場合前記電極層がMoを主成分とし、或いは前記高誘電率付与剤がMoの場合前記電極層がWを主成分とするものであって、前記高誘電体層の厚みを30μm以上としたことを特徴とする半導体素子収納用パッケージ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、内部に高誘電率層を有する多層アルミナ質配線基板及び半導体素子収納用パッケージに関する。

## 【0002】

【従来技術】従来、例えば、半導体素子収納用パッケージでは、半導体IC(集積回路)は外來ノイズや不要信号により誤動作を生じ易いため30~100μF程度の容量を持ったセラミックコンデンサを電源側と接地側との間に挿入することにより、ノイズを吸収し誤動作を防止していた。従来はこのコンデンサの接続をパッケージとは別の外付けにより行なっていたため、実装密度の向上を図ることができなかった。

【0003】このような欠点を解決したものとしては、従来、アルミナを主成分とする絶縁層間に、両側にW或いはMoからなる一对の電極層が形成され、かつ、アル

2

ミナ中に、W或いはMoからなる高誘電率付与剤が含有された高誘電体層を介接した半導体素子収納用パッケージが知られている(特開昭62-169461号公報参照)。このような半導体素子収納用パッケージでは、アルミナ中にW又はMoを添加することにより高誘電率層の誘電率を向上することができる。

【0004】また、多層アルミナ質配線基板としては、例えば、特開平3-87091号公報に開示されるように、両側にW又はMo等の高融点金属を主成分とするペーストを塗布又は印刷してなる一对の電極層が形成され、かつ、アルミナ中にW又はMoからなる高誘電率付与剤が含有された高誘電体層を、アルミナを主成分とする絶縁層間に介接した多層アルミナ質配線基板が知られている。

## 【0005】

【発明が解決しようとする問題点】しかしながら、このような多層アルミナ質配線基板及び半導体素子収納用パッケージでは、電極層形成材料と高誘電率付与剤とが異なる場合、例えば、電極層形成材料がMo、高誘電率付与剤がWの場合や電極層形成材料がW、高誘電率付与剤がMoの場合には、電極層中の電極層形成材料が高誘電体層中に拡散し、電極間の絶縁抵抗が低下し、著しい場合には、電極間がショートに至る虞があった。

【0006】これは、高誘電率付与剤と電極層形成材料が異なる場合には、WとMoは全率固溶し、接触した場合には容易に固溶体を形成するからであると考えられる。また、高誘電率付与剤と電極層形成材料が異なる場合には、特に、電極層形成材料が高誘電体層の粒界相に溶解拡散し、非接触でも固溶体を形成するからであると考えられる。

## 【0007】

【問題点を解決するための手段】本発明者等は、このような問題点に対して充分に検討を行った結果、電極層を形成する電極層形成材料と、高誘電体層中の高誘電率付与剤を同一材料により構成することにより、電極層から高誘電体層中のWやMoの拡散を防止でき、高誘電体層の絶縁性を保持することができるを見出し、本発明に至った。

【0008】また、本発明者等は、電極層を形成する電極層形成材料W、Moと、高誘電率付与剤W、Moを異なる材料により構成した場合でも、高誘電体層の厚みを所定値以上とすれば、電極層から高誘電体層全体へのWやMoの拡散を防止でき、高誘電率層の絶縁性を保持することができることを見出し、本発明に至った。

【0009】即ち、本発明の多層アルミナ質配線基板は、アルミナを主成分とする絶縁層間に、両側にW或いはMoからなる一对の電極層が形成され、かつ、アルミナ中にW或いはMoからなる高誘電率付与剤を含有させた高誘電体層を介接してなる多層アルミナ質配線基板において、前記電極層が、前記高誘電率付与剤と同一材料

(3)

特開平6-85108

3

を主成分としているものである。また、電極層が、高誘電率付与剤と異なる材料を主成分とする場合、即ち、前記高誘電率付与剤がWの場合前記電極層がMoを主成分とし、或いは前記高誘電率付与剤がMoの場合前記電極層がWを主成分とする場合、前記高誘電体層の厚みを30μm以上としてなるものである。

【0010】さらに、本発明の半導体素子収納用パッケージでは、アルミナを主成分とする絶縁層間に、西側にW或いはMoからなる一対の電極層が形成され、かつ、アルミナ中にW或いはMoからなる高誘電率付与剤を含有させた高誘電体層を介してなる半導体素子収納用パッケージにおいて、前記電極層が、前記高誘電率付与剤と同一材料を主成分としているものである。また、電極層が、高誘電率付与剤と異なる材料を主成分とする場合、即ち、前記高誘電率付与剤がWの場合前記電極層がMoを主成分とし、或いは前記高誘電率付与剤がMoの場合前記電極層がWを主成分とする場合、前記高誘電体層の厚みを30μm以上としてなるものである。

【0011】本発明の多層アルミナ質配線基板及び半導体素子収納用パッケージでは、電極層を形成する材料として、W、Moがあり、高誘電率付与剤としては、W、Moがあるが、本発明によれば、電極層形成材料と高誘電率付与剤を同一材料により構成することが重要で、即ち、高誘電体層の高誘電率付与剤がWである場合には電極層はWから構成され、高誘電体層の高誘電率付与剤がMoである場合には電極層はMoから構成される。

【0012】また、本発明によれば、電極層形成材料と高誘電率付与剤を異なる材料により構成した場合、即ち、前記高誘電率付与剤がWの場合前記電極層がMoを主成分とし、或いは前記高誘電率付与剤がMoの場合前記電極層がWを主成分とする場合には、高誘電体層の厚みを30μm以上としてすることが重要である。

【0013】このような多層アルミナ質配線基板及び半導体素子収納用パッケージは、アルミナを主成分とする絶縁層間に高誘電体層を介して構成されており、以下のようにして形成される。

【0014】即ち、粒径5μm以下のアルミナ粉末を8.8～9.6重量%と、SiO<sub>2</sub>、MgO、Y<sub>2</sub>O<sub>3</sub>等の希土類元素酸化物やアルカリ土類金属等の焼結助剤を4～1.2重量%と、必要に応じてFe<sub>2</sub>O<sub>3</sub>、Cr<sub>2</sub>O<sub>3</sub>、MnO、TiO<sub>2</sub>、Mo或いはW等の着色材を0.5～5重量%添加混合し、これに例えば、ブチラールやアクリル等のバインダーを添加し、さらにトルエン等の溶剤を添加混合した後、ドクターブレード法等の公知の方法により、厚さ0.2～1mmにシート化する。

【0015】このようなグリーンシートを複数積層して絶縁層成形体を作成する。

【0016】また、粒径5μm以下のアルミナ粉末を6.7～8.7重量%と、W、Moからなる高誘電率付与剤を1.0～3.0重量%と、SiO<sub>2</sub>、MgO、Y<sub>2</sub>O<sub>3</sub>等の

4

希土類元素酸化物やアルカリ土類金属等の焼結助剤を3～1.1重量%と、必要に応じてFe<sub>2</sub>O<sub>3</sub>、Cr<sub>2</sub>O<sub>3</sub>、MnO、TiO<sub>2</sub>、Mo或いはW等の着色材を0.4～4.5重量%添加混合し、これに例えば、ブチラールやアクリル等のバインダーを添加し、さらにトルエン等の溶剤を添加混合した後、ドクターブレード法等の公知の方法により、厚さ2.0～6.0μmにシート化し、高誘電体層成形体を作成する。

【0017】高誘電率付与剤を1.0～3.0重量%添加したのは、1.0重量%よりも少ないと誘電率向上の効果が小さく、3.0重量%よりも多いと電極層間の絶縁抵抗が大きくなる傾向にあるからである。

【0018】そして、この高誘電体層成形体及び絶縁層成形体にスルーホールを形成し、W、Mo等の高融点金属ペーストを充填する。この後、高誘電体層成形体の上面に、高誘電体層成形体の高誘電率付与剤と同一の材料を9.0～1.00重量%、必要に応じて、Al<sub>2</sub>O<sub>3</sub>、SiO<sub>2</sub>、アルカリ土類金属、希土類金属及びその化合物等を0～1.0重量%添加含有してなる電極層ペーストを塗布する。

【0019】尚、上記手段において、電極層成形材料と高誘電率付与剤を異なる材料により構成した場合には、高誘電体層の厚みが30μm以上となるように、高誘電体層成形体の厚みを設定する。

【0020】そして、電極層ペーストが塗布された高誘電体層成形体を、絶縁層成形体の間に介接し、所定圧力を加圧して圧着する。この後、加湿した窒素、水素混合ガス（還元性雰囲気）中で、1400～1700℃において、1～2時間普通焼成することにより、絶縁層間に誘電体層及び電極層が介接された多層アルミナ質配線基板及び半導体素子収納用パッケージを得る。

【0021】尚、高誘電体層成形体は、上記のようなシートを複数作成し、これらのシートとW、Mo等の高融点金属からなる電極層を交互に積層して構成しても良い。このような場合には、静電容量の向上を図ることができる。

【0022】

【作用】本発明の多層アルミナ質配線基板及び半導体素子収納用パッケージでは、電極層を、高誘電率付与剤と同一材料により構成したので、W、Moの全率固溶がなく、電極層中の高融点金属W、Moが高誘電体層中に拡散することがなく、電極間の高誘電体層の絶縁抵抗の低下を阻止するとともに、電極層間のリーク電流を防止することが可能となる。

【0023】また、本発明では、電極層を、高誘電率付与剤と異なる材料により構成した場合には、電極層中の電極層形成材料W、Moは高誘電体層中に拡散するが、高誘電体層の厚みを30μm以上としたので、電極層成形材料W、Moが高誘電体層全体に拡散することがなく、電極間の絶縁抵抗の低下を阻止するとともに、電極

(4)

特開平6-85108

5

間のリーク電流を防止することが可能となる。

【0024】以下、本発明を次の例で説明する。

【0025】

【実施例】本発明の多層アルミナ質配線基板を図面を用いて詳細に説明する。

【0026】図1は、本発明の多層アルミナ質配線基板の横断面図を示している。図において、多層アルミナ質配線基板は、高誘電体層11と、この高誘電体層11を挟持するように積層された絶縁層13より構成されている。高誘電体層11の上下には電極層15が形成されている。

【0027】高誘電体層11は、先ず、高誘電体層成形体を作成することにより得られる。

【0028】原料粉末として、粒径3μmのアルミナ粉末を8.2重量%と、焼結助剤としてSiO<sub>2</sub>、CaO、MgOを計8重量%と、W、Moからなる高誘電率付与剤を10重量%添加し、混合し、これにブチラールからなるバインダーを添加し、さらにトルエンを添加混合した後、ドクターブレード法によりシート化し、高誘電体層成形体を得る。

【0029】一方、絶縁層成形体を、粒径3μmのアルミナ粉末を9.2重量%と、焼結助剤としてSiO<sub>2</sub>、CaO、MgOを計8重量%と、ブチラールからなるバインダーを添加し、さらにトルエンを添加混合した後、ドクターブレード法によりシート化し、絶縁層成形体を得る。

\*1 インダーを添加し、さらにトルエンを添加混合した後、ドクターブレード法によりシート化し、絶縁層成形体を作成する。そして、高誘電体層成形体及び絶縁層成形体にスルーホールを形成し、W、Mo等の高融点金属ベーストを充填する。

【0030】この後、高誘電体層成形体の上下面に、高誘電体層成形体の高誘電率付与剤と同一の材料W、Moを9.8重量%と、アルミナを主成分とする添加物を2重量%含有してなる電極層ベーストをスクリーン印刷し、電極層を形成する。

【0031】そして、電極層ベーストが塗布された高誘電体層成形体を、絶縁層成形体の間に介接する。この後、加湿した窒素、水素混合ガス（還元性雰囲気）中で、1400°Cにおいて2時間普通焼成し、本発明の多層アルミナ質配線基板を得る。

【0032】ところで、本発明者等は、本発明の効果を確認すべく、高誘電体層成形体の高誘電率付与剤の種類や量および電極層の材料を変化させて、電極層間のリーク電流、静電容量を測定した。この実験結果を表1に示す。

【0033】

【表1】

試料No.	電極層	高誘電体層中の高誘電率付与剤(wt%)	リーク電流(A)	静電容量(nF)
*1	W	Mo 10	>5×10 <sup>-8</sup>	測定不能
*2	W	Mo 20	>5×10 <sup>-8</sup>	測定不能
*3	Mo	W 10	>5×10 <sup>-8</sup>	測定不能
*4	Mo	W 20	>5×10 <sup>-8</sup>	測定不能
5	W	W 10	2.3×10 <sup>-9</sup>	3.1
6	W	W 20	2.7×10 <sup>-9</sup>	3.6
7	W	W 30	3.3×10 <sup>-9</sup>	4.2
8	Mo	Mo 10	2.8×10 <sup>-9</sup>	3.4
9	Mo	Mo 15	3.4×10 <sup>-9</sup>	4.1
10	Mo	Mo 20	5.9×10 <sup>-9</sup>	5.6

\*印は本発明の範囲外の試料を示す。  
尚、電極層は主成分のみを示している。

【0034】尚、上記実施例では、電極形状を2.5mm×2.5mm×6μmとし、高誘電体層の厚み2.5μmとした。また、静電容量はQメータ(Y.H.P4342A)を用いて行い、1MHz, 1.0Vrmsの条件で25°Cにおいて測定した。

【0035】この表1の結果、高誘電体層の高誘電率付与剤と同一材料で電極層を形成した場合には、静電容量も高く、リーク電流が小さいが、異なる材料で電極層を形成した場合には、リーク電流が5×10<sup>-8</sup>A以上となり、静電容量は測定不能となった。尚、高誘電率付与剤と異なる材料で電極層を構成した試料の高誘電体層の厚みを測定したところ、いずれも1.0~2.0μmであつ

50

(5)

特開平6-85108

7

8

た。

【0036】また、本発明として、電極層を高誘電体層成形体の高誘電率付与剤と異なる材料で構成するとともに、高誘電体層を30μm以上としたものがあるが、この実施例としては、高誘電体層成形体の高誘電率付与剤と異なる材料を9.8重量%と、アルミナを主成分とする添加物を2重量%含有してなる電極層ベーストを使用する点と、高誘電体層が30μm以上となるように高誘電体層成形体を作成する点以外は上記実施例と同一である。\*

\*る。

【0037】そして、本発明者等は、この発明の効果も確認すべく、高誘電体層成形体の高誘電率付与剤の種類や量および電極層の材料、高誘電体層の厚みを変化させて、電極層間のリーク電流、静電容量を測定した。この実験結果を表2に示す。

【0038】

【表2】

試料No.	電極層	高誘電体層中の高誘電率付与剤(wt%)	誘電体厚み(μm)	リーク電流(A)	静電容量(nF)
*1	W	Mo 15	20	$>5 \times 10^{-6}$	測定不能
2	W	Mo 15	30	$5 \times 10^{-9}$	5.2
3	W	Mo 15	40	$3.3 \times 10^{-9}$	3.9
4	W	Mo 15	50	$2.1 \times 10^{-9}$	3.1
*5	Mo	W 20	20	$>5 \times 10^{-6}$	測定不能
6	Mo	W 20	30	$4.0 \times 10^{-9}$	3.1
7	Mo	W 20	40	$2.4 \times 10^{-9}$	2.5
8	Mo	W 20	50	$1.7 \times 10^{-9}$	2.0

\*印は本発明の範囲外の試料を示す。  
尚、電極層は主成分のみを示している。

【0039】尚、上記実施例では、電極形状を2.5mm×2.5mm×6μmとし、高誘電体層の厚みを2.5μmとした。また、各試料は、材料W、Moや高誘電体層の厚みを変更するだけであり、他の条件は同一である。

【0040】この表2の結果、高誘電体層の高誘電率付与剤と異なる材料で電極層を形成し、高誘電体層の厚みを30μm以上とした場合には、静電容量も大きく、リーク電流が小さかった。一方、高誘電体層の厚みが30μmよりも薄い場合にはリーク電流が $5 \times 10^{-6}$ A以上となり、静電容量は測定不能となった。

【0041】また、上記実施例では、多層アルミナ質配線基板について説明したが、半導体素子取納用パッケージもほぼ同様の方法で形成することができる。

【0042】尚、半導体素子取納用パッケージとしては、図2～図7に示すような構成がある。図2～図6はピングリッドアレイ(PGA)タイプのパッケージであり、図7はフラットパッケージである。

【0043】図2のパッケージは、半導体素子21の下面と上側電極層23が導体材料で接続されており、下側電極層25はスルーホールにより半導体素子21と接続されている。

【0044】図3のパッケージは、半導体素子21の下方には、高誘電体層27と電極層29が交互に積層され

ており、これらの電極層29はスルーホールにより半導体素子21と接続されている。

【0045】図4のパッケージは、半導体素子21の下方には、高誘電体層27の上下に電極層29が形成されており、これらの電極層29はスルーホールにより半導体素子21と接続されている。

【0046】図5のパッケージは、半導体素子21の下方には、高誘電体層27の上下に電極層29が形成されており、これらの電極層29はスルーホールにより半導体素子21と接続され、さらに、ピン31が下面に固定され、これらのピン31には、電極層29と接触しない状態で通過したスルーホールが接続されている。

【0047】図6のパッケージは、高誘電体層27と電極層29が交互に積層されており、これらの電極層29はスルーホールにより半導体素子21と接続され、さらに、半導体素子21はヒートシンク33に固定されている。

【0048】図7のパッケージは、フラットパッケージであり、高誘電体層27と電極層29が交互に積層されており、これらの電極層29はスルーホールにより半導体素子21と接続されている。

【0049】【発明の効果】以上詳述した通り、本発明の多層アルミ

(6)

特開平6-85108

9

チタニウム配線基板及び半導体素子収納用パッケージでは、電極層を、高誘電率付与剤と同一材料により形成したので、電極層中の高融点金属W, Moが高誘電率層中に拡散することができなく、電極間の絶縁抵抗の低下を阻止することができ、高誘電率を保持することができる。

【0050】また、本発明の多層アルミチタニウム配線基板及び半導体素子収納用パッケージでは、電極層を、高誘電率付与剤と異なる材料により形成すると、電極層中の電極層形成材料W, Moが高誘電率層中に拡散するが、高誘電率層の厚みを30μm以上としたので、電極層形成材料W, Moが高誘電率層全体に拡散することができなく、電極間の絶縁抵抗の低下を阻止することができ、高誘電率を保持することができる。

【図面の簡単な説明】

【図1】本発明の多層アルミチタニウム配線基板を示す縦断面図である。

\* 【図2】本発明の半導体素子収納用パッケージの実施例を示す縦断面図である。

【図3】本発明の半導体素子収納用パッケージの他の実施例を示す縦断面図である。

【図4】本発明の半導体素子収納用パッケージのさらに他の実施例を示す縦断面図である。

【図5】本発明の半導体素子収納用パッケージのさらに他の実施例を示す縦断面図である。

【図6】本発明の半導体素子収納用パッケージのさらに他の実施例を示す縦断面図である。

【図7】本発明のフラット型の半導体素子収納用パッケージの実施例を示す縦断面図である。

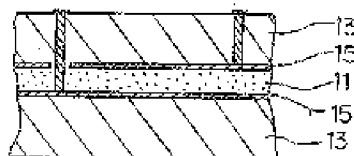
【符号の説明】

11, 27 高誘電率層

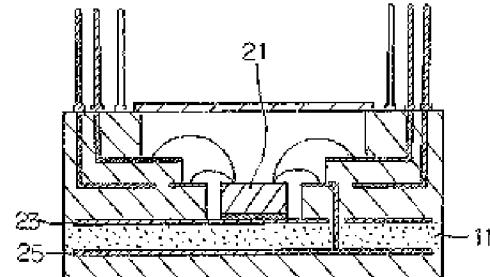
13 絶縁体層

\* 15, 23, 25, 29 電極層

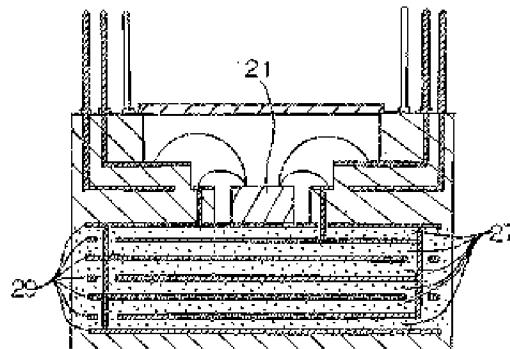
【図1】



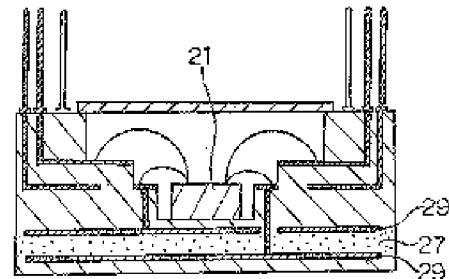
【図2】



【図3】



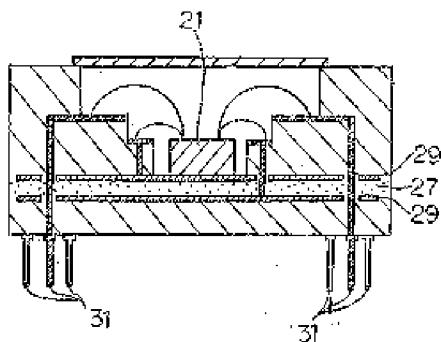
【図4】



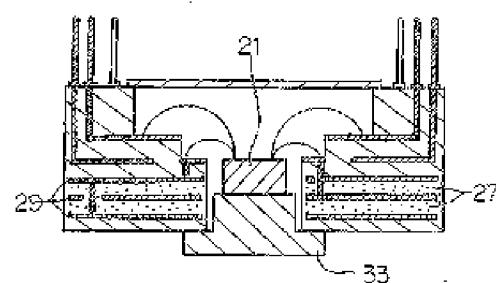
(7)

特開平6-85108

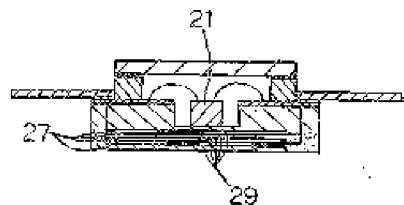
【図6】



【図6】



【図7】



フロントページの続き

(51) Int. Cl. 3  
H 05 K 3/46

識別記号 序内整理番号  
Q 6921-4E  
T 6921-4E

F I

技術表示箇所